

LP-BDC 組立と試験

BDC を低圧動作用外箱に組み込んで、試験を行った事についての簡単な報告。
前回の簡易試験報告は2月17日の物を参照。

(1) 検出器構成

(1-1) BDC 本体

* 新品2台： 2010年1月にテクノから納品されたものだが、今まで未試験。

BDC-B1, BDC-B2 と呼ぶ。 なお、各検出器の有感面を、B1X1, B1X1', B1Y1, B1Y1', B1X2, B1X2', B1Y2, B1Y2' などと名付ける。

* 使用済1台： (p, 2p) 実験の予備として作ったもの。動作確認済。

BDC-B0 と呼ぶ。 なお、この他に(p, 2p) 実験で使用中の2台がある。

(1-2) BDC 外箱

* 2セット： 部品類は2010年10月にGTECから納品

(1-3) 低圧ガス処理系

* 1セット： 2011年2月に自(試)作

(2) 経過

(2-1) i-C4H10 大気圧での高電圧印加試験

* $V_k(\text{cathode})=V_p(\text{potential})=1000\text{V}$ で、 $I_k/I_p=4\text{nA}/60\text{nA}$ (B1), $8\text{nA}/700\text{nA}$ (B2)
Potential 側の漏電流が異常に高い。

* 3日間程度、ゆっくりと電圧を上げる conditioning を行った後：

$V_k=V_p=1500\text{V}$ で、 $I_k/I_p=9\text{nA}/40\text{nA}$ (B1), $9\text{nA}/100\text{nA}$ (B2)
まだポテンシャル側の漏れ電流が異常に高い。

(2-2) G10 基板洗浄

* 昨年問題になった FDC1 と同じ問題と考えられる： ハンダ付のフラックスによる G10 基板上でのアノードに対する漏電流の可能性？

* 面ごとの漏電流を測定し、漏れ電流の大きな物をエタノールを使い超音波洗

浄を行う。

1台につき3面、合計6面を超音波洗浄：

B1: B1Y1, B1X2', B1Y2

B2: B2Y1, B2X2', B2Y2'

* 問題：

* 部屋の問題で一部アノードに糸ゴミが付着。可能な限り除去したがアノードが16ミクロンで細い為、こわくて全ては除去できなかった。

* B1Y2面のポテンシャルワイヤーを1本切断してしまった。

眼がおかしいせいもある。

接着剤を除去し、80um-Au/Al線を張り替える。固定は接着剤/ハンダ共用

* B2Y1面のワイヤーを多数切断

手元がくるった為

本数が多い為、修理は放棄：あとまわしにする

ワイヤーは除去したまま

* 洗浄後はG10基板にアルコールがしみ込む為、約3日間乾燥させる。

* 洗浄後、空气中で漏電流の測定。

オフセットがある為、差し引き法で測定したが、漏電流は1/10以下に減少。

(2-3) 組立

* 2セット組立。

ノックピンは穴径8.2に対して直径8.0を使用

HVdistributor部分は一部改造した

* 外箱2セット

内部配線用の信号ケーブル+パリティ変換コネクタ製作+設置

外部にASDをgrounding angleとともに固定

最終セット： B0+box1、B1+box2

* B0+box1は問題無

* B1+box2は放電の問題有

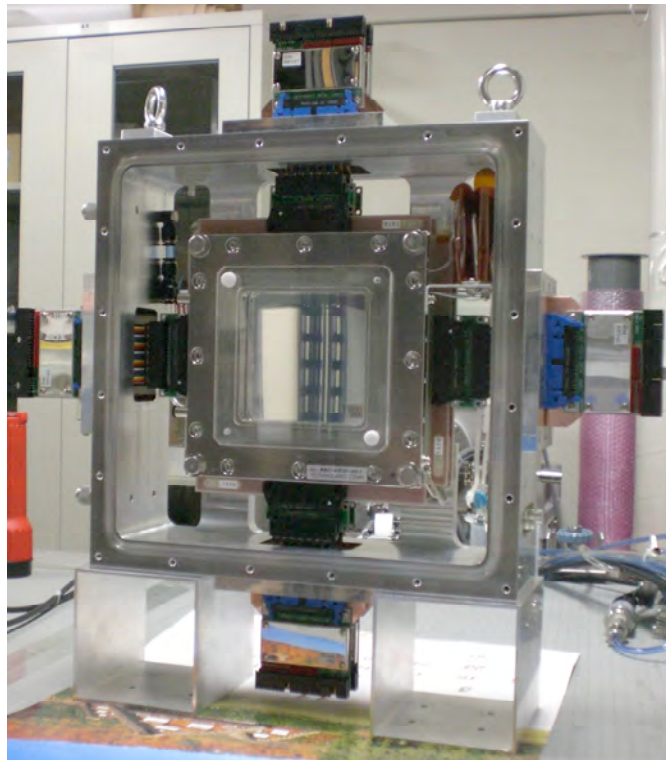
* C4H10 100torr、 $V_{th} = -0.4V$

* ポテンシャル側の漏電流が高い。

* 試験しているうちに最低電圧(約70V)でも連続放電を始めたので、再度

分解し、外箱から B1 を取り出す。

- * 各面の漏電流を測定し、B1Y1 のみが悪い事を確認。
- * B1 を分解し、B1Y1 を取り出し、単体で漏れ電流の試験。しかし、単体では症状が出ない
- * 動作する 2 セットを準備するのを優先する為、B1 と B2 の有感面を交換し、動作するセットを 1 つ作る。
 - ◇ “BDC-B1” : B1X1, B1X1’ , B2Y2(B1Y1 のかわり), B1Y1’ , B1X2, B1X2’ , B1Y2, B1Y2’
- * フランジをはずした状態の LP-BDC



- * 残りの 1 セットはゆっくり修理する予定
 - ◇ B1X1, B2X1’ , B2Y1, B2Y1’ , B2X2, B2X2’ , B1Y1, B2Y2’
 - ◇ このうち以下の 2 面, B2Y1 と B1Y1 は要修理
 - B2Y1 : ワイヤー切 多数
 - B1Y1 : 放電する。ただし単体では症状が出ない

(2-4) ベータ線による動作試験

* 試験するセット

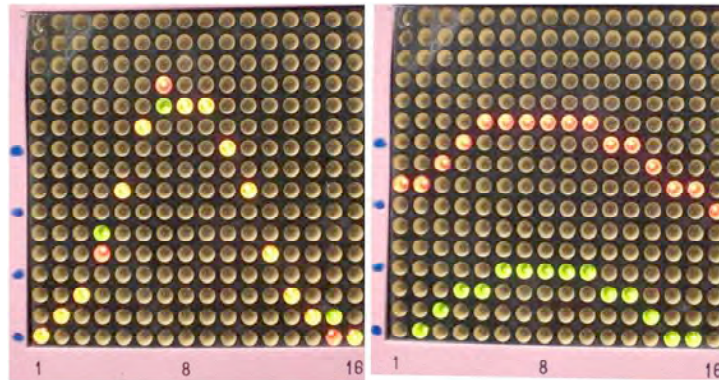
- * B0+box1, B1+box2 の2セット
- * ただし B1 の” B1Y1” には B2Y2 を使用。

* 試験条件

- * $i\text{-C}_4\text{H}_{10}$ 100torr (NV=10)
- * 2セットとも、 $V_k/V_p=1200/1250\text{V}$ で漏電流は 10nA/10nA 以下でほぼ正常。

* Dead channel の確認

- * LVDS 信号の hit pattern を 16ch scaler に読み、抜けているチャンネルが無い事を確認： 写真参照（左：線形表示、右：対数表示）。

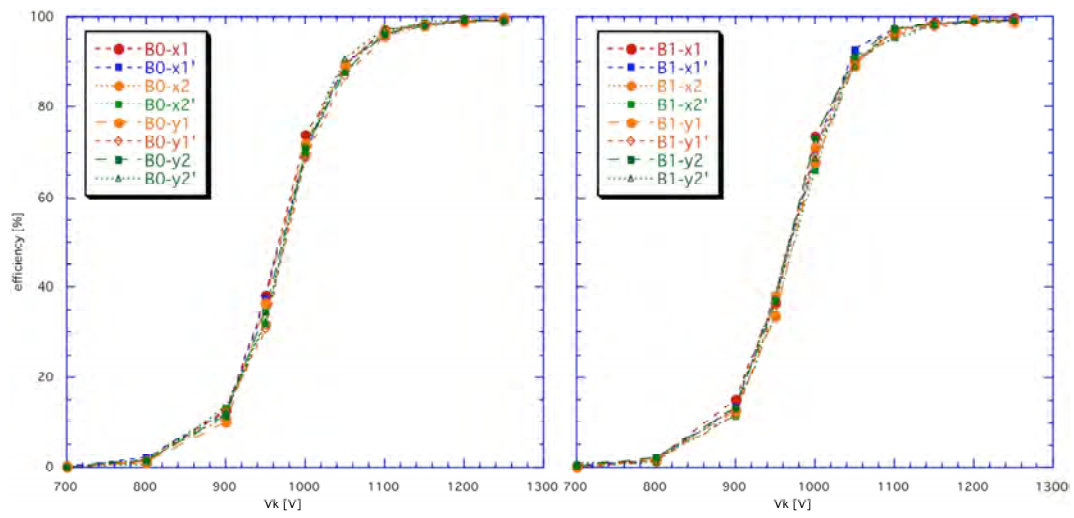


* ベータ線に対する検出効率

- * DAQ-PC が現在使用できない為、NIM 回路と scaler で efficiency を測定
 - ◇ 分母（2台のシンチの coincidence）は約 1000 個
 - ◇ $|V_p|=|V_k|+50\text{V}$
 - ◇ $V_{th}(ASD)=-0.4\text{V}$
 - ◇ Coincidence window $\sim 200\text{nsec}$

* 結果

- ◇ $V_k/V_p=1150/1200\text{V}$ 付近でプラトーになる。
- ◇ ただしそれより上では multiplicity が増える：後で DAQ で要確認。
- ◇ 面ごとの動作特性の差は少ない



(3) 簡単なまとめ

- * 動作する状態の LP-BDC+外箱が 2 セットできた。
- * BDC-B2 の 2 面 (B1Y1, B2Y1) を修理する必要有り。
- * 余裕があれば、DAQ で位置分解能の測定を行う。
- * 7 月の HIMAC beam time で重イオンに対する動作特性を調べる予定